

IN THE U.S. PATENT AND TRADEMARK OFFICE

In re application of: Takasuke HAYASE et al.

Appl. No.: NEW NON-PROVISIONAL

Conf.:

Filed: October 27, 2003

Group:

Title: METHOD OF FABRICATING
LIQUID CRYSTAL DISPLAY DEVICE

Examiner:

CLAIM TO PRIORITY

Assistant Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

October 27, 2003

Sir:

Applicant(s) herewith claim(s) the benefit of the priority filing date of the following application(s) for the above-entitled U.S. application under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55:

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
JAPAN	2002-311526	October 25, 2002

Certified copy(ies) of the above-noted application(s) is(are) attached hereto.

Respectfully submitted,

YOUNG & THOMPSON



Benoit Castel, Reg. No. 35,041

745 South 23rd Street
Arlington, VA 22202
Telephone (703) 521-2297

BC/lmt

Attachment(s): 1 Certified Copy(ies)

US
A4-8

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 2 年 1 0 月 2 5 日

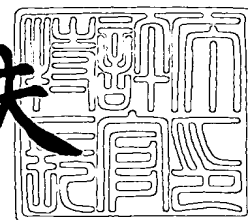
出 願 番 号
Application Number: 特 願 2 0 0 2 - 3 1 1 5 2 6
[ST. 10/C]: [J P 2 0 0 2 - 3 1 1 5 2 6]

出 願 人
Applicant(s): 鹿 児 島 日 本 電 気 株 式 会 社

2 0 0 3 年 8 月 1 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 6 5 0 7 6

【書類名】 特許願

【整理番号】 00320451

【あて先】 特許庁長官殿

【国際特許分類】 G09F 9/00
G02F 1/1343

【発明者】

【住所又は居所】 鹿児島県出水市大野原町 2 0 8 0
鹿児島日本電気株式会社内

【氏名】 早瀬 貴介

【発明者】

【住所又は居所】 鹿児島県出水市大野原町 2 0 8 0
鹿児島日本電気株式会社内

【氏名】 山田 恵子

【発明者】

【住所又は居所】 鹿児島県出水市大野原町 2 0 8 0
鹿児島日本電気株式会社内

【氏名】 山下 正美

【発明者】

【住所又は居所】 鹿児島県出水市大野原町 2 0 8 0
鹿児島日本電気株式会社内

【氏名】 中田 慎一

【発明者】

【住所又は居所】 鹿児島県出水市大野原町 2 0 8 0
鹿児島日本電気株式会社内

【氏名】 前田 明寿

【特許出願人】

【識別番号】 000181284

【氏名又は名称】 鹿児島日本電気株式会社

【代理人】

【識別番号】 100082935

【弁理士】

【氏名又は名称】 京本 直樹

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100082924

【弁理士】

【氏名又は名称】 福田 修一

【電話番号】 03-3454-1111

【選任した代理人】

【識別番号】 100085268

【弁理士】

【氏名又は名称】 河合 信明

【電話番号】 03-3454-1111

【手数料の表示】

【予納台帳番号】 021566

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9114163

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置の製造方法

【特許請求の範囲】

【請求項 1】 基板上にスイッチング素子を形成する工程と、前記スイッチング素子を少なくとも上層に有機絶縁膜を有する層間絶縁膜で覆う工程と、前記層間絶縁膜上に前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を形成する工程とを有する液晶表示装置の製造方法において、

前記透明電極を形成する工程は、前記層間絶縁膜上に非晶質の透明導電膜を堆積する工程と、前記非晶質の透明導電膜をパターンニングして透明電極を形成する工程と、配向膜形成後の熱処理により前記透明電極を多結晶化する工程とを含むことを特徴とする液晶表示装置の製造方法。

【請求項 2】 前記スイッチング素子を形成する工程は、前記基板上にゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、前記走査線及び共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程とを有し、前記透明電極を形成する工程は、前記非晶質の透明導電膜をパターンニングして前記層間絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成することにより行われることを特徴とする請求項 1 記載の液晶表示装置の製造方法。

【請求項 3】 前記透明導電膜を I T O より形成することを特徴とする請求項 1 又は 2 に記載の液晶表示装置の製造方法。

【請求項 4】 前記層間絶縁膜上に前記透明導電膜を室温で成膜することを特徴とする請求項 1 乃至 3 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 5】 前記層間絶縁膜上に前記透明導電膜を少なくとも水または水素を含む雰囲気下で成膜することを特徴とする請求項 1 乃至 4 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 6】 前記熱処理を 1 8 0 ℃～2 4 0 ℃の温度で行うことを特徴と

する請求項 1 乃至 5 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 7】 基板上にスイッチング素子を形成する工程と、前記スイッチング素子を少なくとも上層に有機絶縁膜を有する層間絶縁膜で覆う工程と、前記層間絶縁膜上に前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を形成する工程とを有する液晶表示装置の製造方法において、前記層間絶縁膜は無機絶縁膜上に有機絶縁膜を有する構成であり、前記透明電極を形成する工程は、前記有機絶縁膜にコンタクトホールを形成する工程と、前記有機絶縁膜を含む基板にプラズマ処理を施す工程と、前記無機絶縁膜にコンタクトホールを開口する工程と、前記有機絶縁膜上に明導電膜を堆積する工程と、前記透明導電膜をパターンニングして透明電極を形成する工程とを含むことを特徴とする液晶表示装置の製造方法。

【請求項 8】 前記スイッチング素子を形成する工程は、前記基板上にゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、前記走査線及び共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程とを有し、前記透明導電膜をパターンニングして透明電極を形成する工程は、前記透明導電膜をパターンニングして前記有機絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成することにより行われることを特徴とする請求項 7 記載の液晶表示装置の製造方法。

【請求項 9】 前記プラズマ処理が H e プラズマにより行われることを特徴とする請求項 7 又は 8 に記載の液晶表示装置の製造方法。

【請求項 10】 前記無機絶縁膜にコンタクトホールを開口する工程は、フォトリソをパターン形成した後、ポストバークを行い、前記コンタクトホールをウェットエッチング若しくはウェットエッチングとドライエッチングで開口することを特徴とする請求項 7 乃至 9 のいずれか一項に記載の液晶表示装置の製造方法。

【請求項 11】 基板上にスイッチング素子を形成する工程と、前記スイッ

チング素子を少なくとも上層に有機絶縁膜を有する層間絶縁膜で覆う工程と、前記層間絶縁膜上に前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を形成する工程とを有する液晶表示装置の製造方法において、

前記層間絶縁膜は無機絶縁膜上に有機絶縁膜を有する構成であり、前記透明電極を形成する工程は、前記有機絶縁膜にコンタクトホールを形成する工程と、前記無機絶縁膜にコンタクトホールを開口する工程と、前記有機絶縁膜上に透明導電膜を堆積する工程と、前記透明導電膜をパターンニングして透明電極を形成する工程とを含み、

前記無機絶縁膜にコンタクトホールを開口する工程は、フォトリジストをパターン形成した後、ポストバークを行わずに、前記コンタクトホールをドライエッチングで開口することを特徴とする液晶表示装置の製造方法。

【請求項 12】 前記スイッチング素子を形成する工程は、前記基板上にゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、前記走査線及び共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程とを有し、前記透明導電膜をパターンニングして透明電極を形成する工程は、前記透明導電膜をパターンニングして前記有機絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成することにより行われることを特徴とする請求項 11 記載の液晶表示装置の製造方法。

【請求項 13】 前記透明導電膜を ITO または IZO により形成することを特徴とする請求項 7 乃至 12 のいずれか一項に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置の製造方法に関し、特に、有機絶縁膜を層間絶縁膜に用い、有機絶縁膜上に透明導電膜をパターン形成する液晶表示装置の製造方法に

関する。

【0002】

【従来の技術】

従来、画素電極を駆動制御するスイッチング素子として、薄膜トランジスタ（thin film transistor：TFT）やMIM（metal insulator metal）を用いた透過型の液晶表示装置が広く用いられている。画素電極には、高透過率や低抵抗率の観点から、インジウム錫酸化膜（ITO）等の透明導電膜が広く用いられている。

【0003】

ITOのパターン形成については、種々の技術が開示されていて、例えば、特許文献1には、酸化珪素等の無機層間絶縁膜上にITOを0℃～100℃の温度でスパッタリングにより成膜し、パターニング後に水素雰囲気中で200℃～400℃（好ましくは230℃～380℃）の温度で熱処理する技術が開示されている。これにより、TFTの半導体層のダングリングボンドを減少させ、電気特性を向上させるための熱処理と、ITOの透過率を上げ、抵抗率を下げるための熱処理（アニール）を1回の工程で行うことができることが述べられている。

一方、アクリル樹脂等の有機絶縁膜上にITOをパターン形成する技術として、例えば、特許文献2には、アクリル樹脂からなる有機層間絶縁膜上にITOを230℃程度の温度でスパッタリングにより成膜し、成膜直後に100℃以上成膜温度以下の温度で熱処理を行い、熱処理後にITOをパターニングする技術が開示されている。ITO成膜後に熱処理を行うことにより、ITOパターニング時の線幅シフトを小さくすることができることが述べられている。有機絶縁膜を層間絶縁膜として用いた場合は、上記特許文献1のように、230℃以上の温度で熱処理を行うと、一般に有機絶縁膜が分解し、透過率が低下するため、TFTの半導体層のダングリングボンドを減少させ、電気特性を向上させるための熱処理は、通常有機絶縁膜形成前に行い、ITO成膜後の熱処理とは独立に行なわれている。

【0004】

さらに、アクリル樹脂等の有機絶縁膜上と窒化珪素等の無機絶縁膜上に、同時

にITOをパターン形成する技術として、例えば、特許文献3には、上記特許文献2と同様に、有機絶縁膜と無機絶縁膜上にITOを成膜し、成膜後150℃～220℃（好ましくは200℃～220℃）の温度で熱処理を行い、熱処理後にITOをパターニングする技術が開示されている。また、特許文献4、特許文献5には、ITO成膜前に酸素、Ar、CF₄によりプラズマ処理を行い、有機絶縁膜上のITOの結晶粒径を20nm～50nmに制御する技術が開示されている。ITO成膜後の熱処理や成膜前のプラズマ処理により、有機絶縁膜上のITOと無機絶縁膜上のITOのエッチングレートがほぼ同程度となり、ITOパターニング時の線幅シフトを小さくすることができることが述べられている。特許文献4では、ITOをパターニング後に、さらに150℃～220℃の温度で熱処理を追加してもよいことが述べられている。

【0005】

また、ポリイミド樹脂、アクリル樹脂等の有機絶縁膜上に、ITOをパターン形成する技術として、例えば、特許文献6には、ITO成膜前にスパッタエッチング、ドライエッチング、UV処理の方法で、有機絶縁膜を粗面化する技術が開示されている。これらの処理により、ITOと有機絶縁膜の接触面積が大きくなり、両者の密着性が向上するため、ITOの正確なパターニングができることが述べられている。また、これらの処理は、コンタクトホール開口後、開口前のどちらで行ってもよいことが述べられている。

【0006】

【特許文献1】

特開平6-88973号公報（第3頁）

【特許文献2】

特開平9-258247号公報（第4-5頁）

【特許文献3】

特開2001-343901号公報（第6頁）

【特許文献4】

特開2001-345023号公報（第12-14頁、図12-16）

【特許文献5】

特開 2001-345024 号公報 (第 7-8 頁、図 7-9)

【特許文献 6】

特開平 10-161158 号公報 (第 10-11 頁、図 13-14)

【特許文献 7】

WO 98/47044 号公報 (第 8-18 頁、図 1、3、4)

【0007】

【発明が解決しようとする課題】

アクリル樹脂等の有機層間絶縁膜上の ITO のパターン形成を考えた場合、前述した特許文献 1 の方法では、熱処理温度が一般に有機絶縁膜の耐熱温度より高いため、有機絶縁膜が分解して色づきが起こり、透過率が低下する。熱処理温度が 200℃～230℃程度の温度範囲では、有機絶縁膜の分解は一般に抑えられるが、TFT の半導体層のダングリングボンドを減少させるには、温度が低すぎ、不十分である。従って、TFT 基板の製造において、熱処理 (アニール) 工程を 1 回にするという目的は達成できない。

【0008】

一方、前述した特許文献 2 の方法では、ITO の成膜時に有機絶縁膜からの出ガスにより ITO 膜が変質してしまい、パターニング時にエッチング残渣が生じる。エッチング残渣は、成膜温度を 100℃以下に下げれば、ある程度は抑制できるが、ITO を加熱成膜するときの基本的な課題となる。また、ITO 成膜後の熱処理を行うことにより、上記の理由で、TFT 基板の製造において、熱処理 (アニール) 工程が 2 回必要になる。

【0009】

また、前述した特許文献 4、特許文献 5 では、プラズマ処理を ITO の成膜前、即ち有機層間絶縁膜にコンタクトホールを開口した後行うため、プラズマ処理のガスの種類によっては、ITO と下層金属膜との間のコンタクト抵抗が増大してしまうことが、本発明者の実験で判明した。特に CF₄ 等のフッ素系のガスや He ガスを用いた場合、この現象が顕著である。

【0010】

また、前述した特許文献 6 では、まず、有機絶縁膜に UV 処理を行うと、有機

絶縁膜が分解し、色づきが起こってしまう。また、スパッタエッチングやドライエッチングをコンタクトホール開口前に行う場合は、非感光性の有機絶縁膜であれば、有機絶縁膜を形成し、焼成後、エッチング処理が可能であるが、感光性の有機絶縁膜の場合は、有機絶縁膜を形成した状態でエッチング処理する必要があるが、エッチング装置を汚染したり、生産性を著しく害するだけでなく、形成した有機絶縁膜の微小な凹凸が焼成時に平坦化され、所期の目的を達することができなくなってしまう。一方、スパッタエッチングやドライエッチングをコンタクトホール開口後に行う場合は、前述したコンタクト抵抗が増大するという課題がある。

【0011】

このコンタクト抵抗の増大は、コモンストレージ方式のTN (twisted nematic) 型や、IPS (in plane switching) 型の液晶表示装置において、横クロストークや横筋ムラ等の現象を発生させることがある。つまり、コモンストレージ方式の場合、共通配線(コモン配線)に共通の電位を与えるため、共通配線を相互に結束する必要があるが、結束を層間絶縁膜上のITO膜を介して行うようなTF T構造を採用した場合、有機絶縁膜を用いているためにコンタクト抵抗が高くなり、共通配線全体の抵抗が高くなることが避けられない。

【0012】

近年、例えば、特許文献7のように、有機層間絶縁膜を介して、信号線上に透明導電膜からなる共通電極を形成し、共通電極に対向して、共通電極と同一透明導電膜からなる画素電極を形成するような高開口率のIPS型液晶表示装置が実現されている。このような液晶表示装置では、有機絶縁膜上の透明導電膜のパターニングを精度良く、かつ基板面内均一に行うことが非常に重要である。透明導電膜形成工程のプロセス制御が十分でないと、表示ムラが発生するためである。これに加え、前述したように、コモンストレージ方式のIPS型液晶表示装置では、有機層間絶縁膜を介した透明導電膜と下地金属膜とのコンタクト抵抗が重要である。このように、有機層間絶縁膜上の透明導電膜のパターン精度を向上し、なおかつ、有機層間絶縁膜上の透明導電膜と下地金属膜とのコンタクト抵抗を低

く維持することのできる液晶表示装置の製造方法が求められている。

【0013】

本発明の目的は、少なくとも有機層間絶縁膜を用いた液晶表示装置の製造方法において、無機層間絶縁膜及び有機層間絶縁膜へのコンタクトホール形成、並びに有機層間絶縁膜上の透明導電膜のパターン形成に際し、透明導電膜のエッチング残渣を生じることなく、基板面内均一に精度良くパターン形成でき、かつ、透明導電膜と下層金属膜との間のコンタクト抵抗の増大を防止することにより、表示不良を無くすことができる液晶表示装置の製造方法を提供することである。

【0014】

【課題を解決するための手段】

上記目的を達成するため、本発明に係る液晶表示装置の製造方法は、基板上にスイッチング素子を形成する工程と、前記スイッチング素子を少なくとも上層に有機絶縁膜を有する層間絶縁膜で覆う工程と、前記層間絶縁膜上に前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を形成する工程とを有する液晶表示装置の製造方法において、

前記透明電極を形成する工程は、前記層間絶縁膜上に非晶質の透明導電膜を堆積する工程と、前記非晶質の透明導電膜をパターンニングして透明電極を形成する工程と、配向膜形成後の熱処理により前記透明電極を多結晶化する工程とを含むことを特徴としている。

【0015】

また、上記本発明に係る液晶表示装置の製造方法の一適用形態は、前記スイッチング素子を形成する工程は、前記基板上にゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、前記走査線及び共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程とを有し、

前記透明電極を形成する工程は、前記非晶質の透明導電膜をパターンニングして

前記層間絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成することにより行われることを特徴としている。

【0016】

また、これらの液晶表示装置の製造方法において、前記透明導電膜をITOより形成することを特徴としている。

【0017】

また、これらの液晶表示装置の製造方法において、前記層間絶縁膜上に前記透明導電膜を室温で成膜することを特徴としている。

【0018】

また、これらの液晶表示装置の製造方法において、前記層間絶縁膜上に前記透明導電膜を少なくとも水または水素を含む雰囲気下で成膜することを特徴としている。

【0019】

また、これらの液晶表示装置の製造方法において、前記熱処理を180℃～240℃の温度で行うことを特徴としている。

【0020】

以上のような製造方法を採用することにより、有機層間絶縁膜上の透明導電膜が、エッチング残渣を生じることなく、基板面内均一に精度良くパターン形成でき、表示不良を無くすることができる。また、TFT基板の製造に際し、熱処理（アニール）工程を1回削減することができる。

【0021】

また、本発明に係る別の液晶表示装置の製造方法は、基板上にスイッチング素子を形成する工程と、前記スイッチング素子を少なくとも上層に有機絶縁膜を有する層間絶縁膜で覆う工程と、前記層間絶縁膜上に前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を形成する工程とを有する液晶表示装置の製造方法において、

前記層間絶縁膜は無機絶縁膜上に有機絶縁膜を有する構成であり、前記透明電極を形成する工程は、前記有機絶縁膜にコンタクトホールを形成する工程と、前記有機絶縁膜を含む基板にプラズマ処理を施す工程と、前記無機絶縁膜にコンタク

トホールを開口する工程と、前記有機絶縁膜上に透明導電膜を堆積する工程と、前記透明導電膜をパターンニングして透明電極を形成する工程とを含むことを特徴としている。

【0022】

また、上記本発明に係る別の液晶表示装置の製造方法の一適用形態は、前記スイッチング素子を形成する工程は、前記基板上にゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、前記走査線及び共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程とを有し、

前記透明導電膜をパターンニングして透明電極を形成する工程は、前記透明導電膜をパターンニングして前記有機絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成することにより行われることを特徴としている。

【0023】

また、これらの液晶表示装置の製造方法において、前記プラズマ処理がHeプラズマにより行われることを特徴としている。

【0024】

また、これらの液晶表示装置の製造方法において、前記無機層間絶縁膜にコンタクトホールを開口する工程において、フォトレジストをパターン形成した後、ポストバークを行い、前記コンタクトホールをウェットエッチング若しくはウェットエッチングとドライエッチングで開口することを特徴としている。

【0025】

また、本発明に係るさらに別の液晶表示装置の製造方法は、基板上にスイッチング素子を形成する工程と、前記スイッチング素子を少なくとも上層に有機絶縁膜を有する層間絶縁膜で覆う工程と、前記層間絶縁膜上に前記層間絶縁膜を介して前記スイッチング素子に接続される透明電極を形成する工程とを有する液晶表示装置の製造方法において、

前記層間絶縁膜は無機絶縁膜上に有機絶縁膜を有する構成であり、前記透明電極を形成する工程は、前記有機絶縁膜にコンタクトホールを形成する工程と、前記無機絶縁膜にコンタクトホールを開口する工程と、前記有機絶縁膜上に透明導電膜を堆積する工程と、前記透明導電膜をパターンニングして透明電極を形成する工程とを含み、

前記無機絶縁膜にコンタクトホールを開口する工程は、フォトリジストをパターン形成した後、ポストバークを行わずに、前記コンタクトホールをドライエッチングで開口することを特徴とする。

【0026】

また、上記本発明に係るさらに別の液晶表示装置の製造方法の一適用形態は、前記スイッチング素子を形成する工程は、前記基板上にゲート電極を含む走査線及び共通電位を供給する共通配線を形成する工程と、前記走査線及び共通配線を覆って前記基板上にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上に前記スイッチング素子の活性層となる半導体層を形成する工程と、前記走査線と交差し、前記スイッチング素子のドレイン電極を含む信号線と、前記スイッチング素子のソース電極とを形成する工程とを有し、

前記透明導電膜をパターンニングして透明電極を形成する工程は、前記透明導電膜をパターンニングして前記有機絶縁膜上に前記スイッチング素子と接続する画素電極と、前記共通配線と接続する共通電極とを形成することにより行われることを特徴とする。

【0027】

また、これらの液晶表示装置の製造方法において、前記透明導電膜をITOまたはIZOにより形成することを特徴としている。

【0028】

以上のような製造方法を採用することにより、有機層間絶縁膜上の透明導電膜が、基板面内均一に精度良くパターン形成でき、かつ、透明導電膜と下層金属膜との間のコンタクト抵抗の増大を防止でき、表示不良を無くすることができる。

【0029】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【0030】

(第1の実施の形態)

図1は、本発明の第1の実施の形態に係る液晶表示装置におけるTFT基板の構成を概念的に示す平面図である。本実施形態はIPS型液晶表示装置の場合の例である。図1に示すように、TFT基板10の対向基板側の面には、複数の走査線11と信号線12が直交して設けられ、また、隣接する走査線11の間に共通配線13が平行に設けられている。走査線11と信号線12の交差部分には、TFT14が形成され、これらがマトリクス状に配置されている。走査線11と信号線12の端部には、それぞれ走査線端子15、信号線端子16が設けられ、外部駆動回路からの駆動信号を入力するようになっている。

【0031】

共通配線13は、液晶を交流駆動するための基準となる共通の電位を与えるために相互に結線される。すなわち、各共通配線13の一端と他端をそれぞれ接続する共通配線結束線17が、TFT基板10の短辺の両側に1本ずつ設けられている。この共通配線13と、TFT14のソース電極に接続された画素電極との間で容量が形成される。各共通配線結束線17の端部には、それぞれ共通配線端子18が設けられている。

【0032】

図2は、図1のTFT基板の1画素部を拡大して示す平面図、図3(a)、(b)、(c)はそれぞれ、図2のA-a線、B-b線、C-c線に沿う断面図である。

【0033】

図2に示すように、TFT基板上に形成される走査線11と信号線12は交差して表示領域を各画素部に区画する。各画素部には、櫛歯状に形成された画素電極21と共通電極22が交互に対向して配置され、この電極間にTFT基板10と概ね平行な電界を発生させ、液晶分子の配列を制御している。また、この画素電極21と共通電極22は、図3に示すように、TFT14上に形成されたパッシベーション膜32と有機絶縁膜33からなる層間絶縁膜38上に設けられてい



る。

【0034】

TFT14は、本実施形態では、逆スタガ型の薄膜トランジスタの例を示しており、TFT14のゲート電極23は走査線11の一部として形成される。ソース電極24には、層間絶縁膜38に形成されたコンタクトホール26を介して画素電極21が、共通配線13には、層間絶縁膜38及びゲート絶縁膜31に形成されたコンタクトホール27を介して共通電極22がそれぞれ接続される。ドレイン電極25は信号線12の一部として形成される。このTFT14には、走査線11、ゲート電極23を通して走査信号が、信号線12、ドレイン電極25を通して表示信号が入力され、画素電極21への電荷の書き込みが行われる。また、共通配線13と蓄積容量電極35の間で蓄積容量が形成される。

【0035】

次に、第1の実施の形態のTFT基板の製造方法を説明する。図4、図6、図8、図10、図12、図2は、1画素部の各製造工程を示す平面図、図5、図7、図9、図11、図13、図3は、それぞれ図4、図6、図8、図10、図12、図2のA-a線((a)図)、B-b線((b)図)、C-c線((c)図)に沿う断面図である。ここで、A-a線に沿う断面部はTFT部、画素電極用のコンタクトホール部、蓄積容量部を示し、B-b線に沿う断面部は画素部を示し、C-c線に沿う断面部は信号線部、共通電極用のコンタクトホール部、蓄積容量部を示す。

【0036】

先ず、図4、図5に示すように、ガラス基板のような透明絶縁性基板20の上に、スパッタリングにより、Cr、Mo、Cr/Al積層膜、Mo/Al積層膜等からなる導電層を約100～300nmの膜厚で成膜し、フォトリソ工程により、ゲート電極23を含む走査線11、共通配線13、及び走査線端子部(図示しない)、共通配線端子部(図示しない)を形成する。

【0037】

次に、図6、図7に示すように、プラズマCVDにより、シリコン窒化膜からなるゲート絶縁膜31を約300～500nmの膜厚で、更に、アモルファスシ

リコン (a-Si) を約 150～300 nm の膜厚で、リンがドーピングされたアモルファスシリコン (n⁺型 a-Si) を約 30～50 nm の膜厚で順次成膜し、フォトリソ工程により TFT14 の活性層となる半導体層 34 を形成する。走査線 11、共通配線 13 と信号線の交差部にも、両者の絶縁耐圧を高めるための耐圧向上用半導体層 64 を同時に形成する。

【0038】

次に、図 8、図 9 に示すように、スパッタリングにより、Cr、Mo、Cr/Al/Cr 積層膜、Mo/Al/Mo 積層膜等からなる導電層を約 100～400 nm の膜厚で成膜し、フォトリソ工程により、ソース電極 24、ドレイン電極 25、蓄積容量電極 35、信号線 12、信号線端子部（図示しない）をそれぞれ形成する。続いて、ソース、ドレイン電極 24、25 をマスクとして、半導体層 34 上部の n⁺型 a-Si をエッチング除去し、チャネルを形成する。

【0039】

次に、図 10、図 11 に示すように プラズマ CVD により、シリコン窒化膜等の無機膜からなるパッシベーション膜 32 を約 100～300 nm の膜厚で成膜する。この後、約 280℃ の温度の窒素雰囲気中で基板をアニールする。続いて、ポジ型感光性ノボラック系レジストを用いて、膜厚が約 1.5～3.5 μm の有機絶縁膜 33 を成膜し、フォトリソ工程によりコンタクトホール形成部分に開口 66、67 を形成した後、230℃ 程度の温度で有機絶縁膜 33 を焼成する。

【0040】

その後、図 12、図 13 に示すように、フォトリソ工程により、パッシベーション膜 32 をエッチングして、開口 66 に対応する箇所にソース電極 24 を露出させる画素電極用のコンタクトホール 26 と、信号線端子部の金属膜を露出させるコンタクトホール（図示しない）を形成する。また同時に、パッシベーション膜 32 及びゲート絶縁膜 31 をエッチングして、開口 67 に対応する箇所に共通配線 13 を露出させる共通電極用のコンタクトホール 27 と、走査線端子部の金属膜、共通配線端子部の金属膜を露出させるコンタクトホール（図示しない）と、各共通配線 13 の端部を露出させる共通配線結束線用のコンタクトホール（図

示しない) を、それぞれ形成する。このエッチングはドライエッチングで行ってもよいし、ウェットエッチング、あるいはウェットエッチングとドライエッチングを併用して行ってもよい。

【0041】

次に、図2、図3に示すように、スパッタリングにより有機絶縁膜33上にITOからなる透明導電膜を成膜し、フォトリソ工程により画素電極21と共通電極22及び走査線端子部の金属膜、信号線端子部の金属膜、共通配線端子部の金属膜上の接続電極(図示しない)、共通配線結束線(図示しない)を形成する。このとき、図3(b)に示すように、信号線12に対応して有機絶縁膜33上に共通電極22の一つ72が位置し、また、蓄積容量電極35に対応して有機絶縁膜33上に画素電極21の一つ71が位置するように形成する。これにより、画素電極用のコンタクトホール26を介して、ソース電極24に接続する画素電極21が、共通電極用のコンタクトホール27を介して、共通配線13に接続する共通電極22が、また、走査線、信号線、共通配線端子部用のコンタクトホールを介して、走査線端子部の金属膜、信号線端子部の金属膜、共通配線端子部の金属膜に接続する接続電極が、共通配線結束線用のコンタクトホールを介して、各共通配線13の端部に接続する共通配線結束線がそれぞれ形成される。(端子部の構造については、後述する。)

ここで、ITOの成膜はArガスと酸素ガスの雰囲気中で、反応性スパッタリングにより行う。酸素ガスはArガスに対して1~5%程度混合する。さらにArガスに対して1%程度の水や水素を加えてもよい。また、成膜時に基板加熱は行わず、成膜後のアニールも行わない。これにより、非晶質のITO膜を成膜することができる。非晶質ITO膜のエッチングは、王水またはシュウ酸系のエッチング液でウェットエッチングする。成膜時に微量の水や水素を加えると、エッチング残渣のないエッチングが容易に可能となる。非晶質ITO膜のエッチング時間は、膜のエッチングレートにより、適切な時間行えばよく、フォトリソ現像後のフォトリソの線幅からエッチング後のITO膜の線幅を引いた両側サイドエッチング量を有機絶縁膜上で1 μ m程度に制御できる。

【0042】

次に、第 1 の実施の形態の T F T 基板の端子部の構造について説明する。図 14 は、基板周辺の端子部の平面図であり、図 15 (a) は図 14 の D-d 線に沿う断面図で走査線端子及び共通配線端子を、図 15 (b) は図 14 の E-e 線に沿う断面図で信号線端子を示す。走査線端子、共通配線端子は走査線と同一の金属膜で形成される端子部金属膜 41 上に共通電極と同一の透明導電膜 (I T O 膜) で形成される接続電極 42 形成される。信号線端子は信号線と同一の金属膜で形成される端子部金属膜 81 上に共通電極と同一の透明導電膜で形成される接続電極 82 形成される。ここで、接続電極 42 はゲート絶縁膜 31 及びパッシベーション膜 32 に、接続電極 82 はパッシベーション膜 32 にそれぞれ開口された端子部コンタクトホール 43、83 を介して接続された構造になっている。このように各端子部には有機絶縁膜 33 は形成されていない。ここで、パッシベーション膜 32 上の I T O 膜のサイドエッチング量は、有機絶縁膜 33 上の I T O 膜のサイドエッチング量より小さくなる。従って、有機絶縁膜 33 上の I T O 膜のサイドエッチング量が両側で $1\ \mu\text{m}$ 程度に制御されているので、實際上問題となることはない。

【0043】

なお、各共通配線 13 は、共通配線結束線用のコンタクトホール 44 を介して共通配線結束線 17 に接続されている。コンタクトホール 44 の断面構造は、図示していないが、図 15 (a) と同様な構造になっている。ここでは、共通配線結束線 17 を透明導電膜で形成した例を示したが、共通配線結束線 17 を信号線 12 と同一の金属膜で形成することもできる。図示していないが、共通配線結束線 17 の一部を、パッシベーション膜 32 に開口されたコンタクトホールを介して透明導電膜により有機絶縁膜 33 上に引き出す。また、共通配線結束線 17 の端部を、ゲート絶縁膜 31 とパッシベーション膜 32 に開口されたコンタクトホールを介して同じ透明導電膜により有機絶縁膜 33 上に引き出す。このようにして透明導電膜で共通配線結束線 17 と各共通配線 13 とを接続するようにしてもよい。このような構造にすると、共通配線結束線の抵抗を下げるができる。

【0044】

次に、第 1 の実施の形態の T F T 基板と対向基板との間に液晶を挟持した液晶

パネルの製造方法について簡単に説明する。図16は、この液晶パネルの1画素部分の断面図である。前述したTFT基板10にポリイミド系の配向剤からなる膜厚が30～60nmの配向膜51を形成し、180℃～240℃の温度で焼成し、配向処理をした後、エポキシ系樹脂接着剤からなるシール材（図示しない）をTFT基板10の周縁に沿って形成する。配向膜形成後の焼成は、透明導電膜のアニールも兼ねている。即ち、非晶質ITO膜を多結晶化し、ITO膜の透過率を向上させ、抵抗値を低減することができる。

【0045】

一方、あらかじめカラーフィルタが形成される面とは反対側の面に、膜厚が約80～150nmのITO等の透明導電層56を成膜したガラス基板のような透明絶縁性基板30に、ネガ型感光性アクリル系顔料分散レジスト或いはカーボン系レジストを用いて、膜厚が約1～3μm、光学濃度（OD値）が3以上、シート抵抗値が $1 \times 10^{10} \Omega/\square$ 以上のブラックマトリクス52を形成する。次に、ネガ型感光性アクリル系顔料分散レジストを用いて、膜厚が約1.0～1.5μmの赤色カラーフィルタ53Rを形成する。同様に、青色カラーフィルタ53B及び緑色カラーフィルタ53Gの各色層を形成する。次に、ノボラック系レジストを用いて、膜厚が約2.0～3.5μmの有機絶縁膜であるオーバーコート膜54を形成する。更に、この上にポリイミド系の配向剤からなる膜厚が30～60nmの配向膜51を形成し、焼成後、配向処理をして対向基板50とする。

【0046】

その後、シール材と面内スペーサ（図示しない）を介して、TFT基板10の上に対向基板50を重ね合わせる。続いて、両基板の間に注入口（図示しない）からフッ素系化合物からなる液晶55を注入した後、UV硬化型アクリレート系樹脂からなる封口材（図示しない）により注入口を封止し、所定ギャップのパネルを得る。ギャップは、例えば、アクリル系樹脂からなる柱つきのカラーフィルタ（図示しない）を用いて制御してもよい。

【0047】

最後に、TFT基板10の素子面とは反対側の面と対向基板50のカラーフィルタとは反対側の面に、ヨウ素系偏光フィルムからなる偏光板57をそれぞれ貼

り付ける。これにより、前述の TFT 基板 10 を用いた広視野角、高開口率の液晶パネルが製造される。

【0048】

以上のように、有機絶縁膜上に非晶質の ITO 膜をパターン形成し、配向膜形成後の焼成で多結晶化することにより、ITO 膜のパターニングを精度良く、均一に行うことができる（後述する）。また、TFT 基板製造工程において、熱処理（アニール）工程を 1 工程削減することができる。

【0049】

（第 2 の実施の形態）

次に、本発明の第 2 の実施の形態について説明する。第 2 の実施の形態は、有機絶縁膜上にプラズマ処理を行う製造方法であり、図面は、第 1 の実施の形態と共通である。

【0050】

図 2、図 3～図 10、図 11 の有機絶縁膜形成工程までの製造方法は、第 1 の実施の形態と全く同じであるので、説明は省略する。有機絶縁膜 33 形成後、基板全面に He プラズマ処理を行う。この処理はドライエッチング装置で、He ガスを高周波放電させることにより行う。

【0051】

その後、図 12、図 13 に示すように、フォトリソ工程により、パッシベーション膜 32 をエッチングして、開口 66 に対応する箇所にソース電極 24 を露出させる画素電極用のコンタクトホール 26 と、信号線端子部を露出させるコンタクトホール（図示しない）を形成する。また同時に、パッシベーション膜 32 及びゲート絶縁膜 31 をエッチングして、開口 67 に対応する箇所に共通配線 13 を露出させる共通電極用のコンタクトホール 27 と、走査線端子部の金属膜、共通配線端子部の金属膜を露出させるコンタクトホール（図示しない）と、各共通配線 13 の端部を露出させる共通配線結束線用のコンタクトホール（図示しない）を、それぞれ形成する。このエッチングはドライエッチングで行ってもよいし、ウェットエッチング、あるいはウェットエッチングとドライエッチングを併用して行ってもよい。但し、コンタクトホールをドライエッチングで開口する場合

、フォトリソ現像後のポストバークは行わず、また、コンタクトホールをウェットエッチング、あるいはウェットエッチングの次にドライエッチングを行って開口する場合、フォトリソ現像後のポストバークを140℃程度の温度で行う。

【0052】

次に、図2、図3、図14～図16に示すように、スパッタリングにより有機絶縁膜33上にITOからなる透明導電膜を成膜し、フォトリソ工程により画素電極21と共通電極22及び走査線端子部、共通配線端子部の金属膜41、信号線端子部の金属膜81上の接続電極42、82、共通配線結束線17を形成する。このとき、図3(b)に示すように、信号線12に対応して有機絶縁膜33上に共通電極22の一つ72が位置し、また、蓄積容量電極35に対応して有機絶縁膜33上に画素電極21の一つ71が位置するように形成する。これにより、画素電極用のコンタクトホール26を介して、ソース電極24に接続する画素電極21が、共通電極用のコンタクトホール27を介して、共通配線13に接続する共通電極22が、また、走査線、共通配線、信号線端子部用のコンタクトホール43、83を介して、走査線端子部、共通配線端子部金属膜41、信号線端子部金属膜81に接続する接続電極42、82が、共通配線結束線用のコンタクトホール44を介して、各共通配線13の端部に接続する共通配線結束線17がそれぞれ形成される。ここで、ITOの成膜条件は、第1の実施の形態と同様の方法で行う。透明導電膜はインジウム亜鉛酸化膜（IZO）であってもよい。IZOの場合は、成膜条件によらず、非晶質の膜が形成される。

【0053】

以下、第2の実施の形態のTFT基板と対向基板との間に液晶を挟持した液晶パネルの製造方法についても、第1の実施の形態と全く同様であるので、説明は省略する。

【0054】

以上のように、無機絶縁膜にコンタクトホールを開口する前に、有機絶縁膜上にHeプラズマ処理を行うことにより、透明導電膜のパターニングを精度良く、均一に行うことができ、同時に、透明導電膜と下地金属膜とのコンタクト抵抗の

増大を防止することができる（後述する）。

【0055】

表1はITO膜の膜質とエッチングの出来栄（線幅シフト、パターン欠け）の関係を示す図である。

【0056】

【表1】

エッチング時ITO膜質	線幅シフト	パターン欠け
多結晶	○	×
非晶質	○	○

【0057】

ITO成膜時200℃程度の温度に加熱したり、ITO膜成膜後200℃程度の温度で熱処理を行った場合、ITO膜の膜質は多結晶となる。この場合、ITO膜のエッチングレートは遅くなり残渣も発生しやすくなるため、エッチング時間は長く設定する必要がある。エッチングによる有機絶縁膜上のITO膜のサイドエッチング量は1μm程度に制御することが可能であり、有機及び無機絶縁膜上のITO膜の線幅シフトは問題ない（○印は問題なしを意味する）。しかし、本発明者の実験によると、有機膜上のITO膜にパターンに欠けを生ずることが判明した（×印は問題有りを意味する）。これは、多結晶ITO膜の膜質が部分的に不均一になっているためと推定している。

【0058】

一方、本発明のように、ITO成膜時に加熱を行わず、あるいはさらに、水や水素を1%程度含む雰囲気中で行うと、ITO膜の膜質は非晶質となる。この場合、ITO膜のエッチングレートは速くなり、残渣が発生することはない。エッチング時間はITO膜のエッチングレートに応じて短く設定すればよく、エッチングによる有機絶縁膜上のITO膜のサイドエッチング量は1μm程度に制御することが可能であり、有機及び無機絶縁膜上のITO膜の線幅シフトは問題ない（○印）。さらに、ITO膜のパターン欠けも防止することができた（○印）。

【0059】

また、表2はコンタクトホール開口後に有機絶縁膜をプラズマ処理をした場合、そのプラズマ処理とITO膜のエッチングの均一性及びITO膜と下地金属膜間のコンタクト抵抗の関係を示す図である。

【0060】

【表2】

プラズマ処理	エッチング均一性	コンタクト抵抗
A r	○	○
H e	○	×
O ₂	—	△
C F ₄	×	×

【0061】

ITO膜のエッチングの均一性は、実施形態に示したIPS型液晶表示装置における共通電極と画素電極の出来栄と、エッチング不均一に起因する表示ムラの有無により判定し、ITO膜と下地金属膜間のコンタクト抵抗は、やはり実施形態に示したIPS型液晶表示装置でのITO膜と共通配線の金属膜、信号線の金属膜（ここでは何れもCr）との間のコンタクト抵抗値と、このコンタクト抵抗に起因する表示ムラの有無により判定したものである。

【0062】

本発明者の実験によると、Arプラズマ処理では、ITO膜のエッチングの均一性は非常に良好であり（○印）、コンタクト抵抗も、スパッタエッチングに近い条件を選択すれば、処理がない場合に比べ低減した（○印）。Heプラズマ処理では、ITO膜のエッチングの均一性は非常に良好であった（○印）が、コンタクト抵抗は処理がない場合に比べ増大した（×印）。これは、スパッタエッチングの効果が得られないためであると思われる。O₂処理では、ITO膜のエッチングの均一性は処理がない場合と同等であり、改善効果が見られなかった（—印）。コンタクト抵抗は処理がない場合に比べ、少し改善されるが、コンタクト抵抗に起因する表示ムラは改善できなかった（△印）。CF₄等のフッ素系ガスのプラズマ処理では、ITO膜のエッチングの均一性、コンタクト抵抗共に処理

がない場合に比べ悪化した(×印)。従って、He プラズマ処理を行う場合は、コンタクトホール開口前に行う必要があることが判明した。

【0063】

さらに、本発明者の実験によると、実施形態に示したコンタクトホールの開口工程において、フォトレジスト現像後にポストベークを行うと、ITO膜のエッチングの均一性が悪化することが判明した。この理由は明確でないが、ポストベークにより、有機絶縁膜とフォトレジストの密着性が向上し、コンタクトホール開口後フォトレジストを剥離除去する際、有機絶縁膜上の表面部分も一部除去してしまうため、有機絶縁膜の新しい表面が剥離液の影響を受けて、次に成膜するITO膜との密着性を悪くするためであると推定している。従って、コンタクトホールの開口をドライエッチングで行う場合は、ポストベークを行わない方がよく、一方、コンタクトホールの開口をウェットエッチング若しくはウェットエッチングとドライエッチングを併用して行う場合は、ポストベークを行う必要があり、このため、コンタクトホール開口前にHe プラズマ処理を行う方がよいことがわかった。但し、コンタクトホールの開口にウェットエッチングを用いる場合、He プラズマ処理により、エッチング液のしみ込みが発生しやすくなるので、He プラズマ処理やポストベーク条件を最適化する必要がある。

【0064】

なお、前述の実施の形態では、IPS型の液晶表示装置に本発明を適用した例を述べたが、本発明は有機絶縁膜上に透明導電膜をパターン形成する液晶表示装置であればよく、例えば、TN (twisted nematic) 型やVA型 (vertical alignment) 型の液晶表示装置であってもよい。

【0065】

また、前述の実施の形態では、感光性ノボラック系レジストのような有機絶縁膜を用いた例を示したが、勿論ポリイミド樹脂やアクリル樹脂を用いてもよい。また、感光性でなく非感光性のものでもよい。この場合は、通常の写真リソ工程と同様に、現像後にエッチング工程とレジスト剥離工程が必要になる。また、有機絶縁膜の形成工程とパッシベーション膜の開口工程は、別々の写真リソ工程である例を示したが、同一の写真リソ工程で開口してもよい。

【0066】

また、前述の実施の形態では、逆スタガチャネルエッチ型 T F T を有する液晶表示装置について述べたが、チャネル保護型や順スタガ型 T F T でもよく、また、スタガード型 T F T のみならず、コプレーナ型の T F T についても適用できることは言うまでもない。また、a-S i T F T のみならず、ポリシリコン（p-S i）T F T にも適用できる。更に、スイッチング素子は M I M であってもよい。また、第 1 の実施形態では、層間絶縁膜が無機絶縁膜と有機絶縁膜の積層膜で形成される例を示したが、有機絶縁膜のみで形成されていてもよい。

【0067】

【発明の効果】

以上説明したように、本発明によれば、T F T 上に少なくとも有機絶縁膜からなる層間絶縁膜を有し、有機絶縁膜上に透明導電膜をパターン形成する液晶表示装置において、有機絶縁膜上に非晶質の I T O 膜をパターン形成し、配向膜形成後の熱処理で多結晶化することにより、I T O 膜のパターニングをエッチング残渣を生じさせず、精度良く、均一に行うことができる。特に、層間絶縁膜上に I T O 膜からなる共通電極と画素電極を有する I P S 型液晶表示装置において、I T O 膜のパターニング不均一に起因する表示ムラをなくし、製造歩留を向上することができる。また、熱処理（アニール）工程を 1 工程削減することができる。

【0068】

また、本発明によれば、T F T 上に無機絶縁膜と有機絶縁膜からなる層間絶縁膜を有し、無機絶縁膜にコンタクトホールを開口する前に、有機絶縁膜上に H e プラズマ処理を行うことにより、透明導電膜のパターニングを精度良く均一に行うことができ、同時に、透明導電膜と下地金属膜とのコンタクト抵抗の増大を防止することができる。特に、層間絶縁膜上に透明導電膜からなる共通電極と画素電極を有する I P S 型液晶表示装置において、透明導電膜のパターニング不均一に起因する表示ムラやコンタクト抵抗大に起因する表示ムラをなくし、製造歩留を向上することができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態に係る横方向電界型液晶表示装置における T F T 基板の構成を概念的に示す平面図である。

【図 2】

図 1 の T F T 基板の 1 画素部を拡大して示す平面図である。

【図 3】

図 2 の A - a 線、B - b 線、C - c 線に沿う断面図である。

【図 4】

図 1 の T F T 基板を用いた液晶パネルの製造方法の一例を説明する、1 画素部の工程平面図（第 1 工程）である。

【図 5】

図 4 の A - a 線、B - b 線、C - c 線に沿う工程断面図である。

【図 6】

図 1 の T F T 基板を用いた液晶パネルの製造方法の一例を説明する、1 画素部の工程平面図（第 2 工程）である。

【図 7】

図 6 の A - a 線、B - b 線、C - c 線に沿う工程断面図である。

【図 8】

図 1 の T F T 基板を用いた液晶パネルの製造方法の一例を説明する、1 画素部の工程平面図（第 3 工程）である。

【図 9】

図 8 の A - a 線、B - b 線、C - c 線に沿う工程断面図である。

【図 1 0】

図 1 の T F T 基板を用いた液晶パネルの製造方法の一例を説明する、1 画素部の工程平面図（第 4 工程）である。

【図 1 1】

図 1 0 の A - a 線、B - b 線、C - c 線に沿う工程断面図である。

【図 1 2】

図 1 の T F T 基板を用いた液晶パネルの製造方法の一例を説明する、1 画素部の工程平面図（第 5 工程）である。

【図 1 3】

図 1 2 の A - a 線、B - b 線、C - c 線に沿う工程断面図である。

【図 1 4】

図 1 の T F T 基板周辺の端子部の平面図である。

【図 1 5】

(a) は図 1 4 の D - d 線に沿う断面図であり、(b) は図 1 4 の E - e 線に沿う断面図である。

【図 1 6】

図 1 の T F T 基板を用いた液晶パネルの 1 画素部分の断面図である。

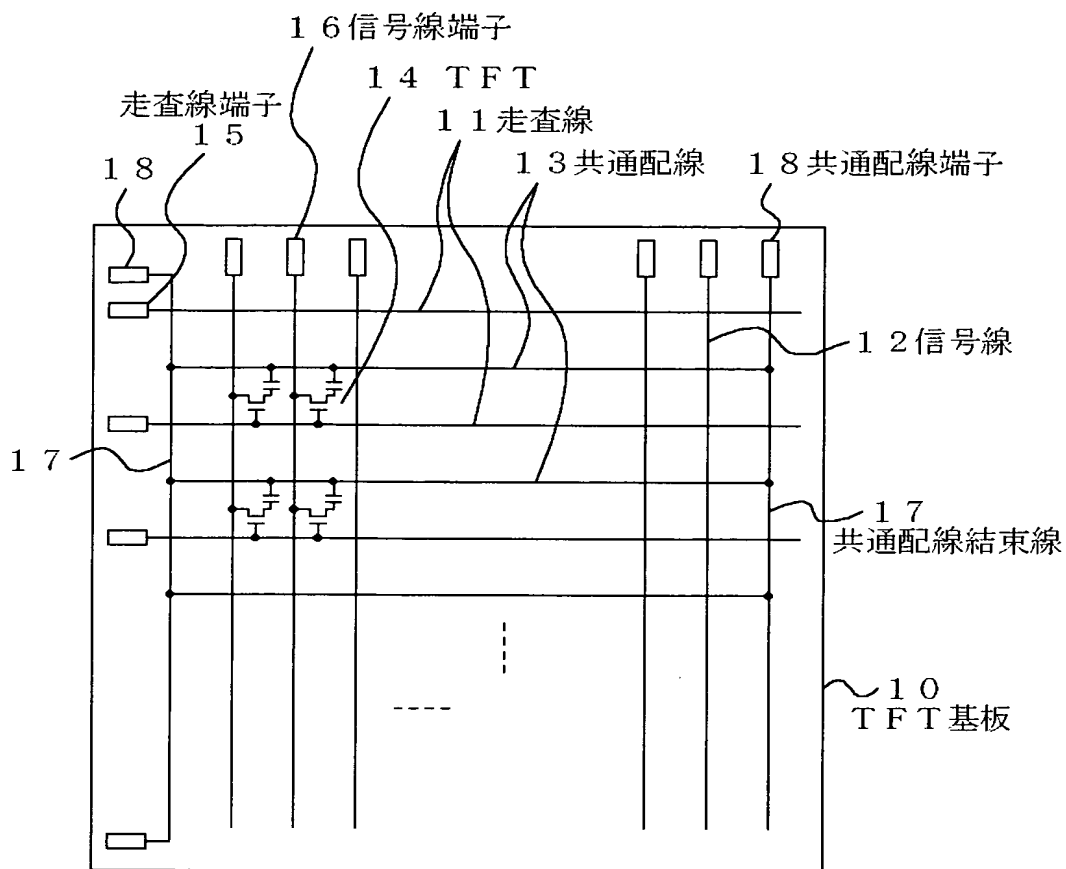
【符号の説明】

- 1 0 T F T 基板
- 2 0、3 0 透明導電性基板
- 1 1 走査線
- 1 2 信号線
- 1 3 共通配線
- 1 4 T F T
- 1 5 走査線端子
- 1 6 信号線端子
- 1 7 共通配線結束線
- 1 8 共通配線端子
- 2 1、7 1 画素電極
- 2 2、7 2 共通電極
- 2 3 ゲート電極
- 2 4 ソース電極
- 2 5 ドレイン電極
- 2 6、2 7、4 4、9 6、9 7 コンタクトホール
- 3 1 ゲート絶縁膜
- 3 2 パッシベーション膜
- 3 3 有機絶縁膜

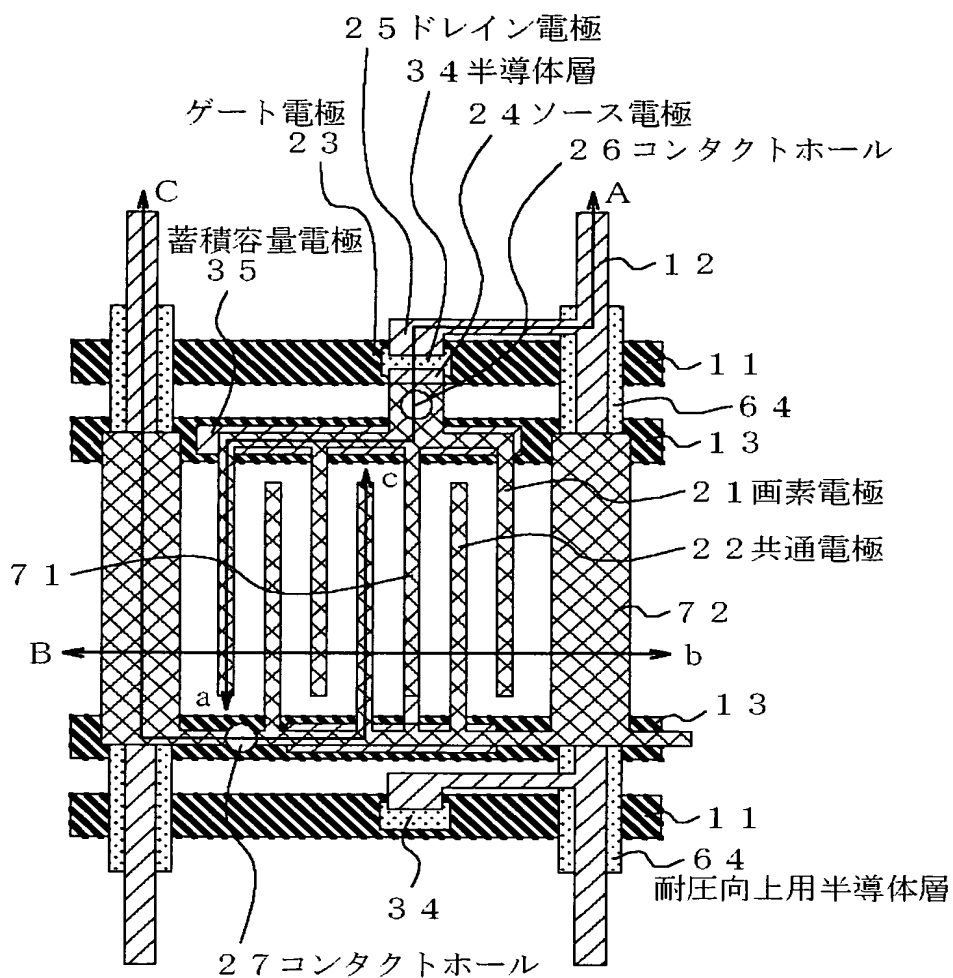
- 3 4 半導体層
- 3 5 蓄積容量電極
- 3 8 層間絶縁膜
- 4 1、8 1 端子部金属膜
- 4 2、8 2 接続電極
- 4 3、8 3 端子部コンタクトホール
- 5 0 対向基板
- 5 1 配向膜
- 5 2 ブラックマトリクス
- 5 3 R, 5 3 G, 5 3 B カラーフィルタ
- 5 4 オーバーコート膜
- 5 5 液晶
- 5 6 透明導電層
- 5 7 偏光板
- 6 4 耐压向上用半導体層
- 6 6、6 7 開口

【書類名】 図面

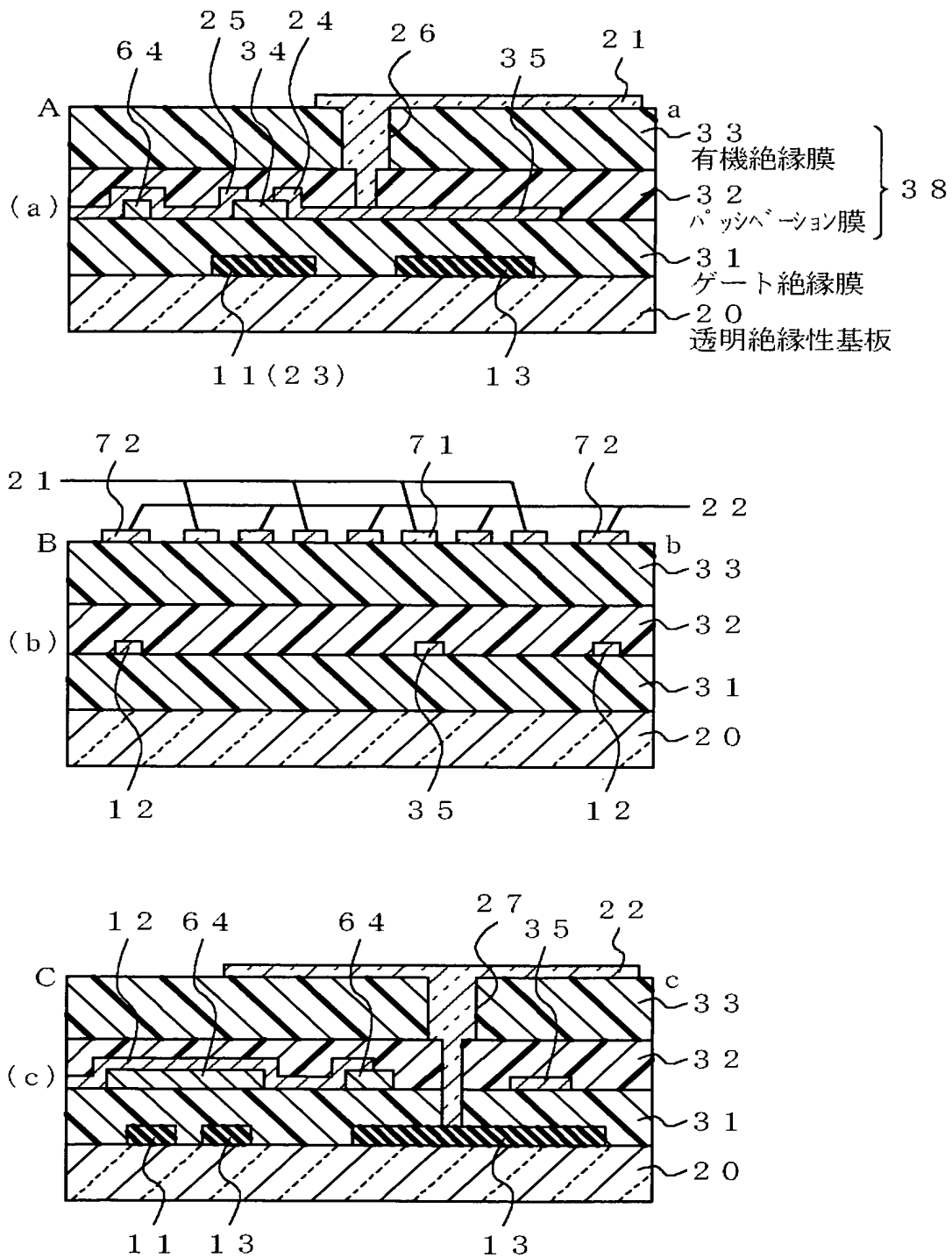
【図 1】



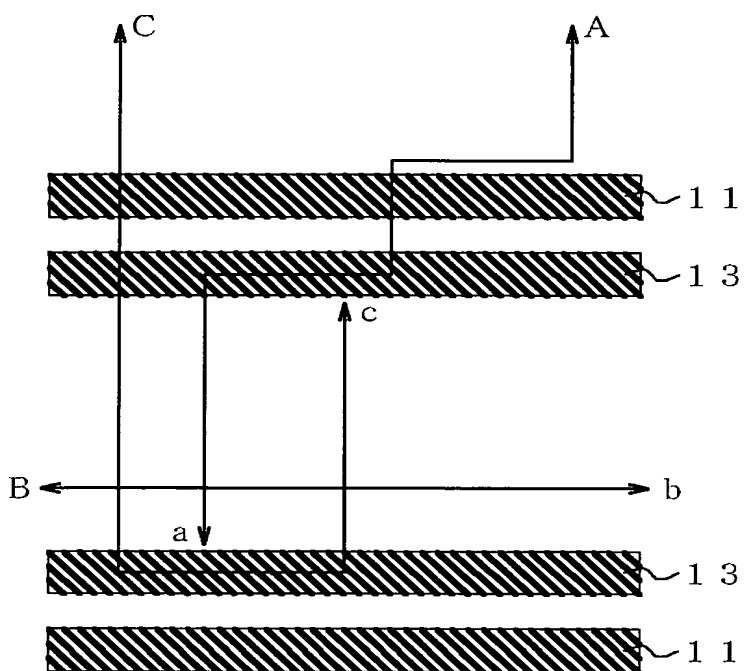
【図 2】



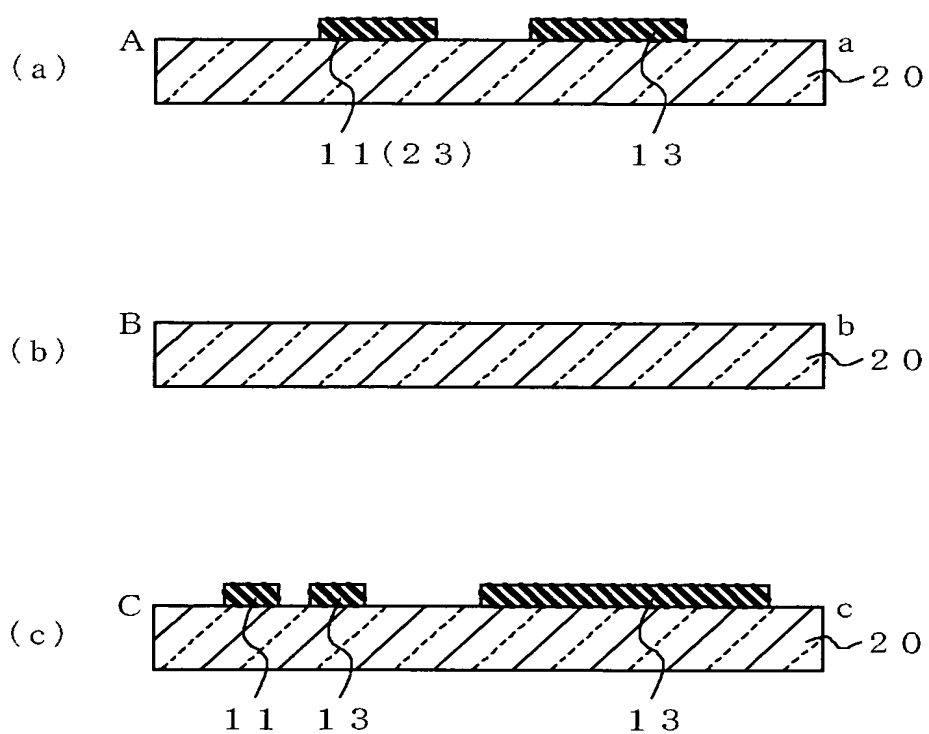
【図 3】



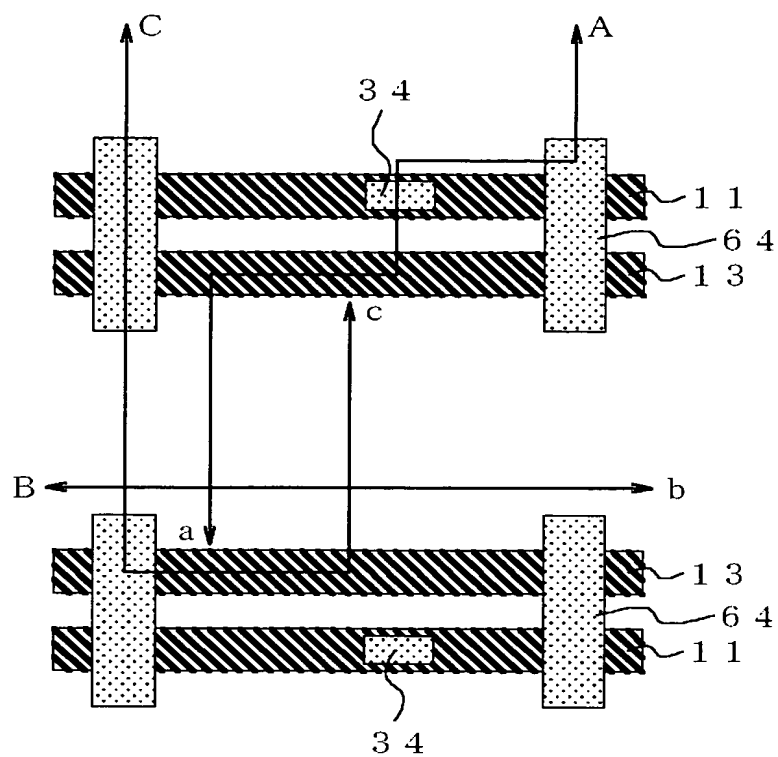
【図 4】

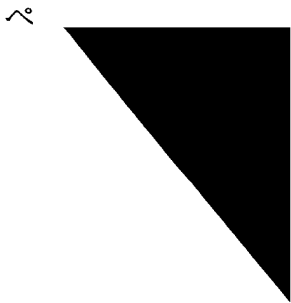


【図 5】

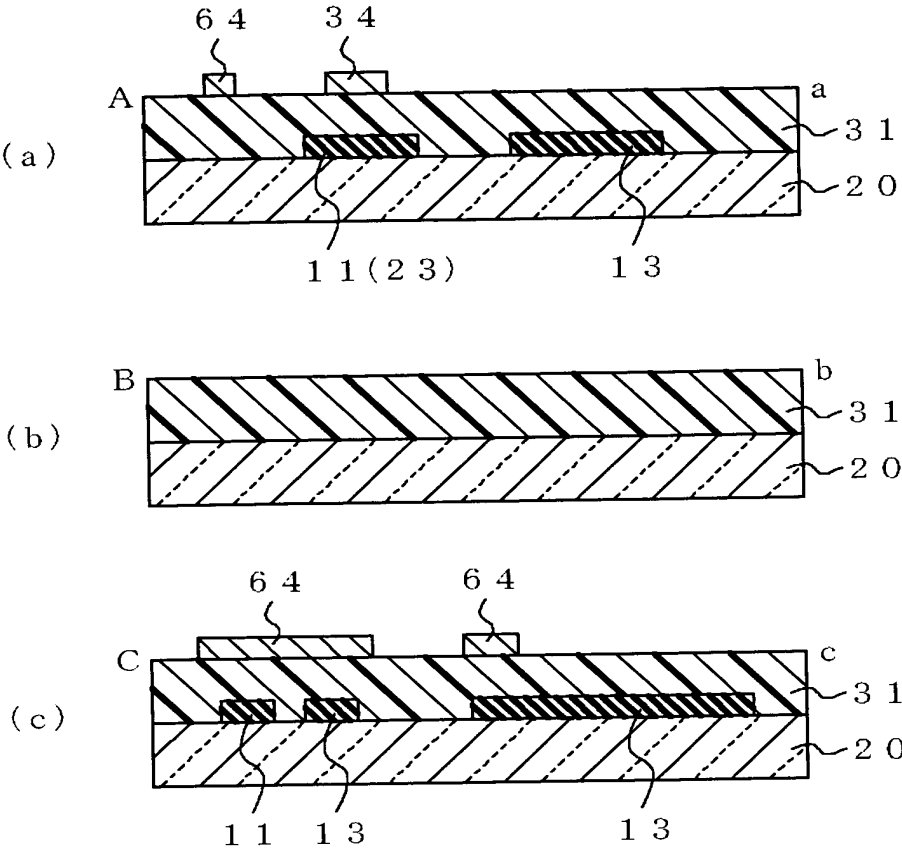


【図 6】

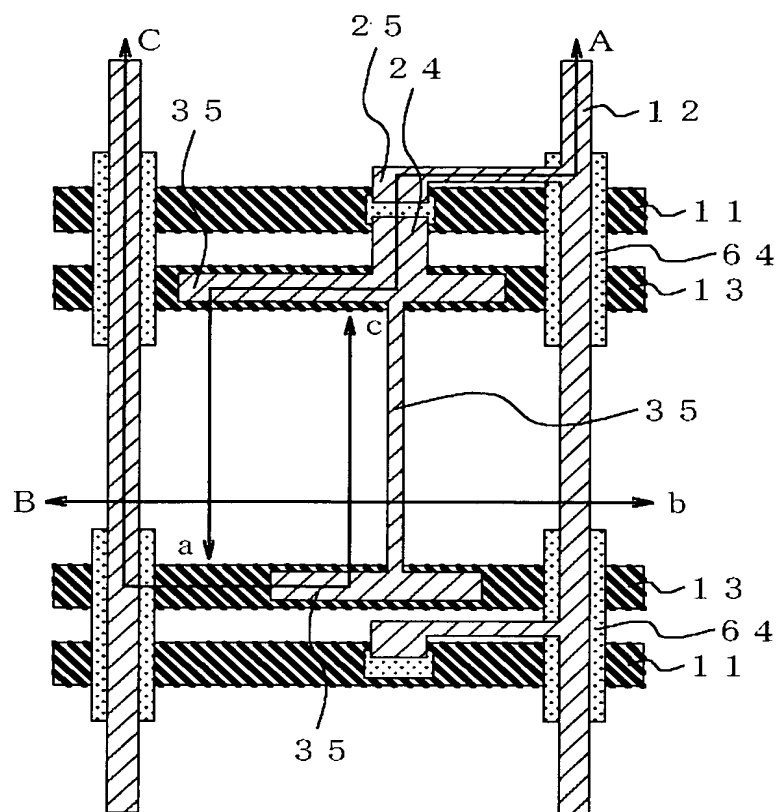




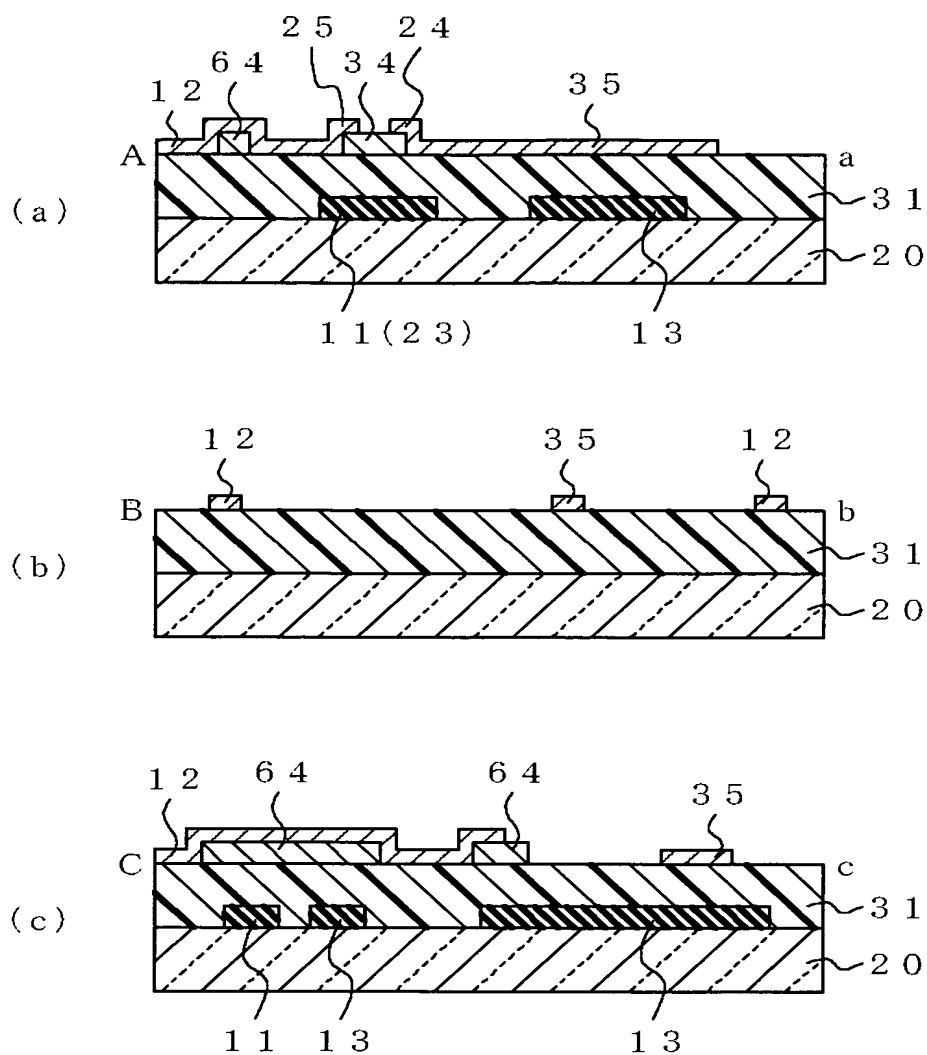
【図 7】



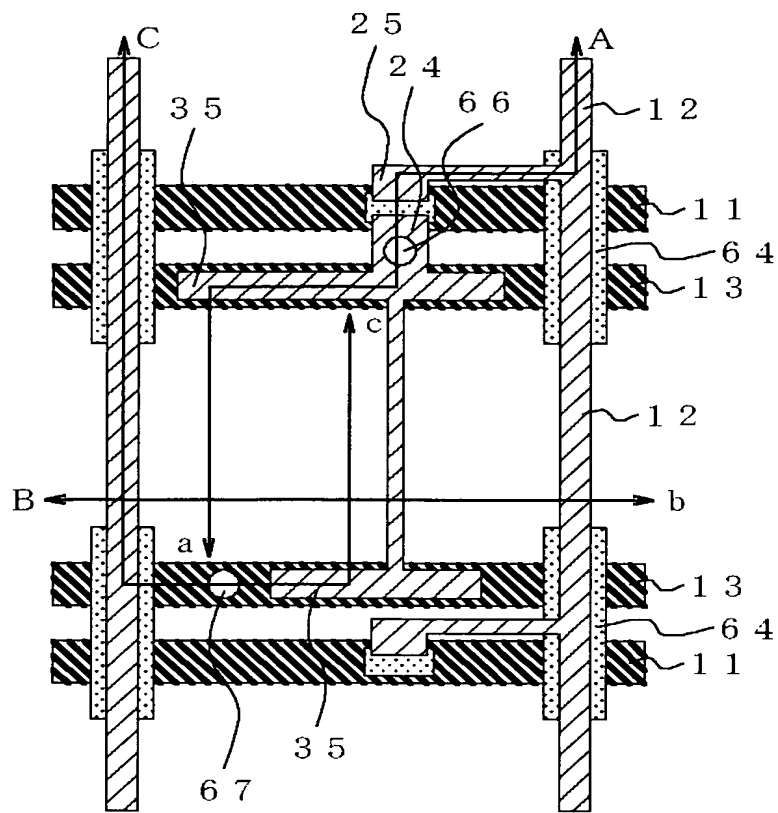
【図 8】



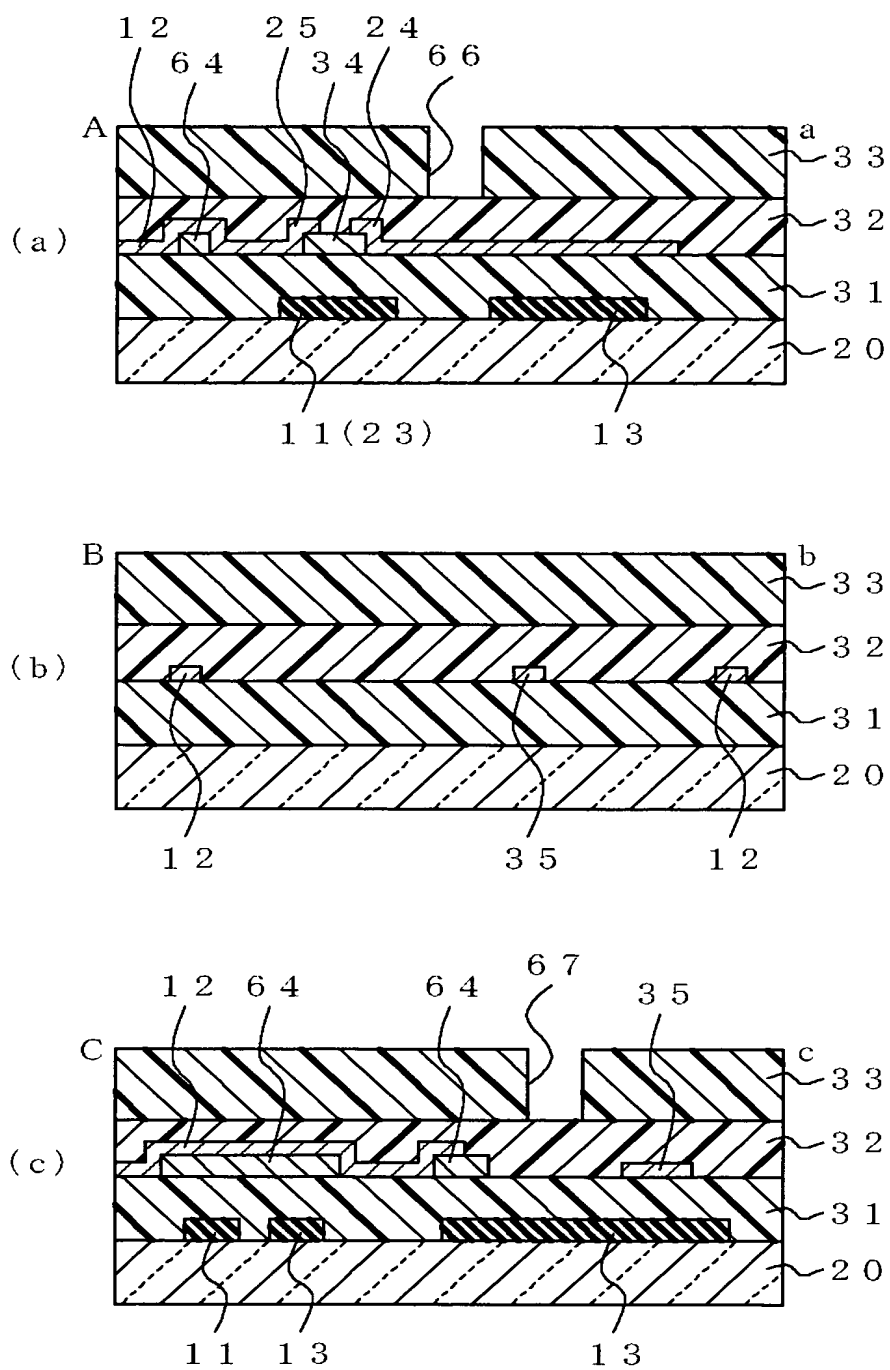
【図 9】



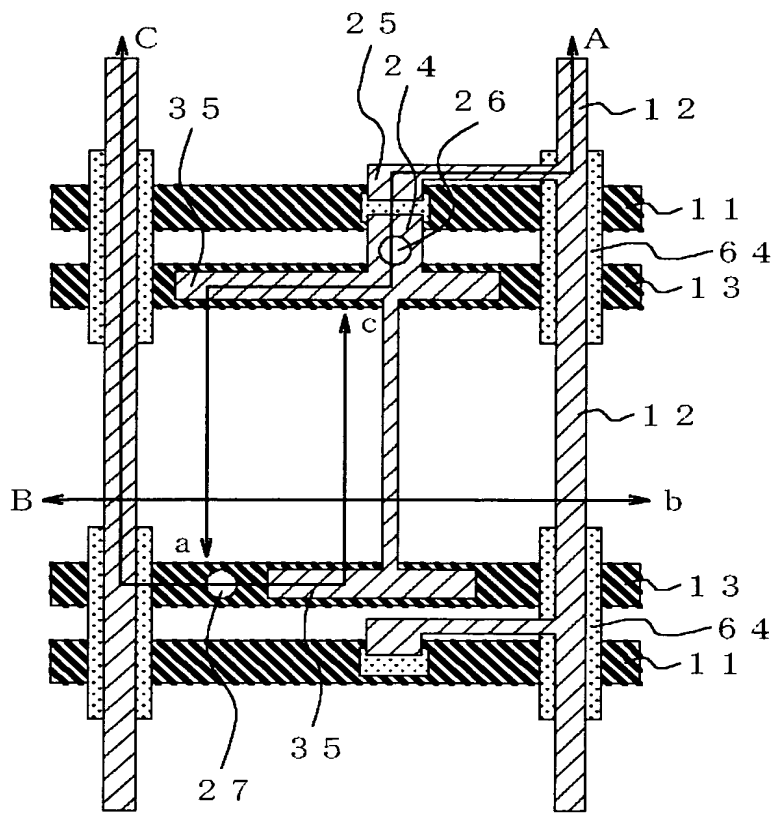
【図 10】



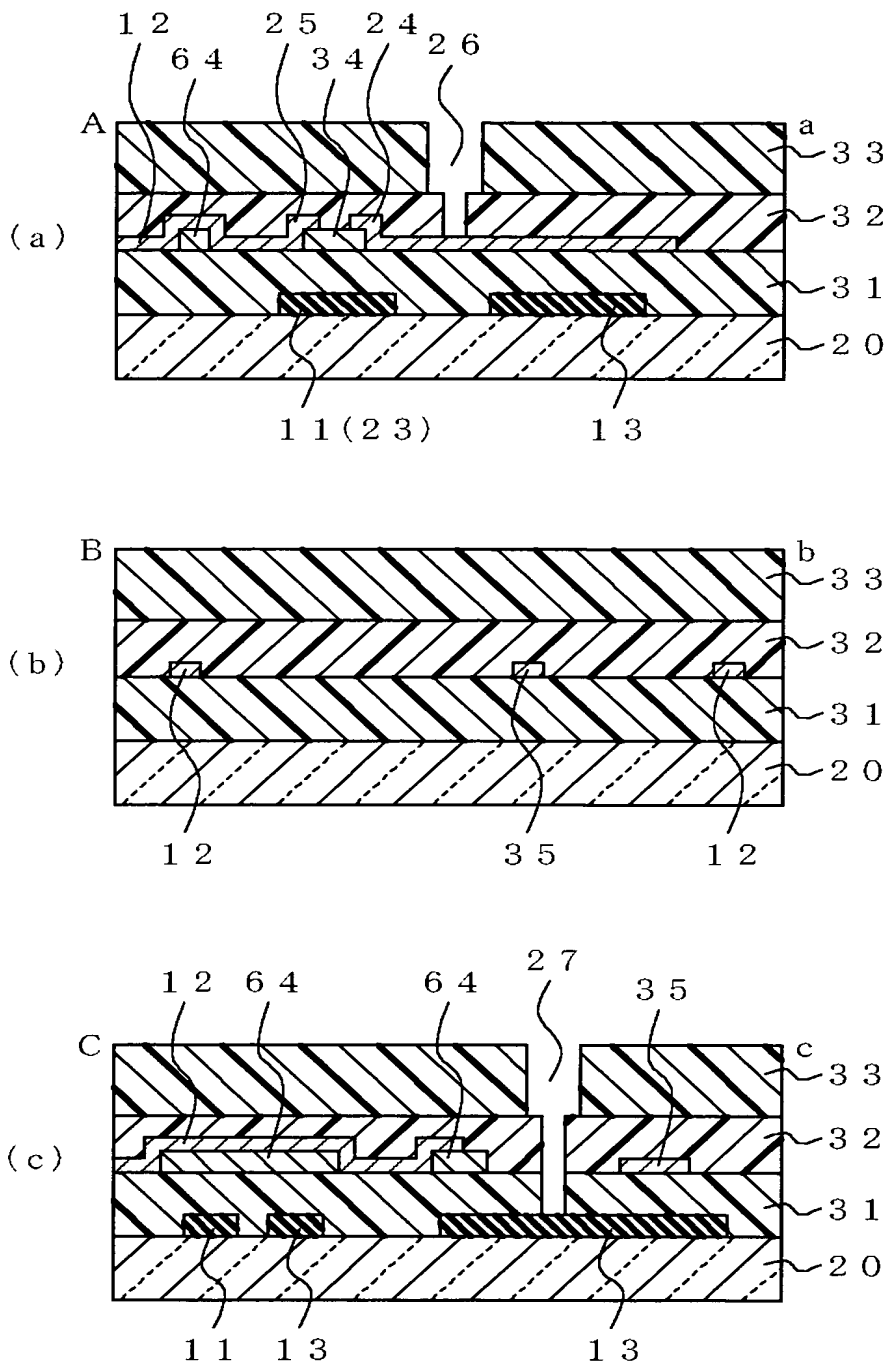
【図 11】



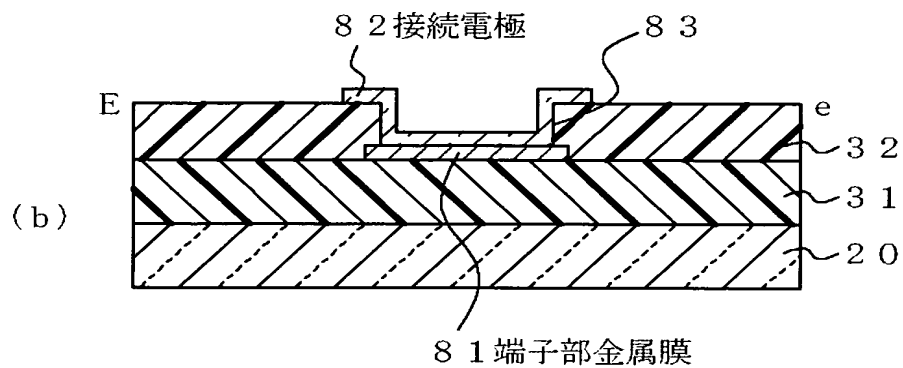
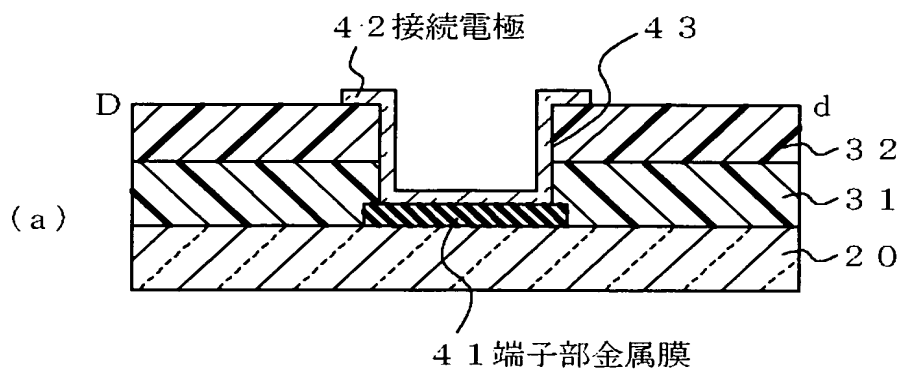
【図 12】



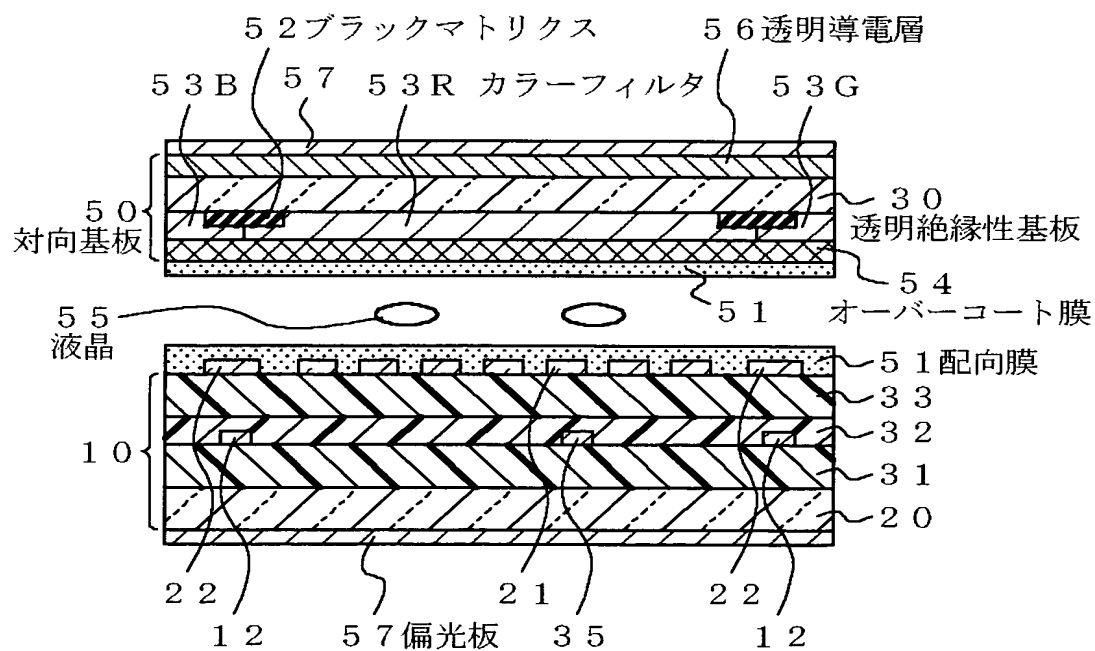
【図 13】



【図 15】



【図 16】



【書類名】 要約書

【要約】

【課題】 少なくとも有機絶縁膜からなる層間絶縁膜上に透明導電膜をパターン形成する液晶表示装置の製造方法において、ITO膜のパターニング不均一に起因する表示ムラを改善する。

【解決手段】 層間絶縁膜 3 8 の有機絶縁膜 3 3 上に室温で非晶質のITO膜を堆積し、非晶質のままITO膜をパターニングして画素電極 2 1 を形成し、配向膜形成後の熱処理でITO膜を多結晶化する。

【選択図】 図 3

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 1 1 5 2 6
受付番号	5 0 2 0 1 6 1 3 7 9 4
書類名	特許願
担当官	第四担当上席 0 0 9 3
作成日	平成 1 4 年 1 0 月 2 8 日

< 認定情報・付加情報 >

【提出日】	平成14年10月25日
-------	-------------

次頁無

特願 2 0 0 2 - 3 1 1 5 2 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 8 1 2 8 4]

1. 変更年月日

1 9 9 0 年 8 月 1 0 日

[変更理由]

新規登録

住 所

鹿児島県出水市大野原町 2 0 8 0

氏 名

鹿児島日本電気株式会社